

Прилог бр.3		Предметна програма од втор циклус на студии			
1.	Наслов на наставниот предмет	FPGA и PLA системи за автоматизација			
2.	Код	2ET201812			
3.	Студиска програма	Автоматизација и процеси			
4.	Организатор на студиската програма (единица, односно институт, катедра, оддел)	Електротехнички факултет			
5.	Степен (прв, втор, трет циклус)	втор			
6.	Академска година / семестар	I-први	7.	Број на ЕКТС кредити	6
8.	Наставник	Доцент д-р. Василија Шарац			
9.	Предуслови за запишување на предметот	180 ЕКТС			
10.	Цели на предметната програма (компетенции): – познавања за најновите достигнувања во проектирањето и примената на вградливите FPGA и PLA системи и нивна интегрирана монолитна реализација; – стекнати знаење потребни за проектирање на хардверот и софтверот за вградливите FPGA и PLA системи; – експертиза за употреба на наменските софтверски алатки за проектирање на вградливи FPGA и PLA системи за работа во реално време – имплементација на FPGA и PLA системи во автоматизирани процеси и CNC системи				
11.	Содржина на предметната програма: Вовед во програмабилна логика. Архитектури на PLD, CPLD и FPGA. Вовед во програмските јазици за опис на хардвер. VHDL-ентитети и архитектури. VHDL-конструкти за дизајн на комбинациона логика и синхрона логика. Дизајн на конечни автомати и хиерархиски дизајн со VHDL. Симулација, функции и процедури во VHDL . Синтеза и имплементација на дизајнот. Оптимизација на податочните патеки. Креирање на испитни пултови. Високонивоовски дизајн. Хардверско-софтверски кодизајн. Мини проект со FPGA.				
12.	Методи на учење: теориска настава, платформа на FPGA				
13.	Вкупен расположив фонд на време	156			
14.	Распределба на расположивото време	2+2+1			
15.	Форми на наставните активности	15.1.	Предавања- теоретска настава	2часови	
		15.2.	Вежби (лабораториски, аудиториски), семинари, тимска работа	2часови	
16.	Други форми на активности	16.1.	Проектни задачи	1 часови	
		16.2.	Самостојни задачи	часови	
		16.3.	Домашно учење	часови	
17.	Начин на оценување				
	17.1.	Тестови		30бодови	
	17.2.	Семинарска работа/ проект (презентација: писмена и		50бодови	

	усна)		
	17.3.	Активност и учество	20бодови
18.	Критериуми за оценување (бодови/оценка)	до 50 бода	5 (пет) (F)
		од 51 до 60 бода	6 (шест) (E)
		од 61 до 70 бода	7 (седум) (D)
		од 71 до 80 бода	8 (осум) (C)
		од 81 до 90 бода	9 (девет) (B)
		од 91 до 100 бода	10 (десет) (A)
19.	Услов за потпис и полагање на завршен испит	Освени 42 бодови од парцијални испити, изработена семинарска работа и редовност на предавања и аудиториски вежби	
20.	Јазик на кој се изведува наставата	македонски	
21.	Метод на следење на квалитетот на наставата		

22.	Литература					
	22.1.	Задолжителна литература				
		Ред. број	Автор	Наслов	Издавач	Година
		1.	Ian Grout	Digital Systems Design with FPGAs and CPLDs	Elsevier Ltd.	2008
		2.	Steve Kilts,	Advanced FPGA Design	John Wiley & Sons Inc.	2007
	3.					
	22.2.	Дополнителна литература				
		Ред. број	Автор	Наслов	Издавач	Година
		1.	Kevin Skahill	VHDL for Programmable Logic	Addison-Wesley Pub	1998
		2.				
3.						